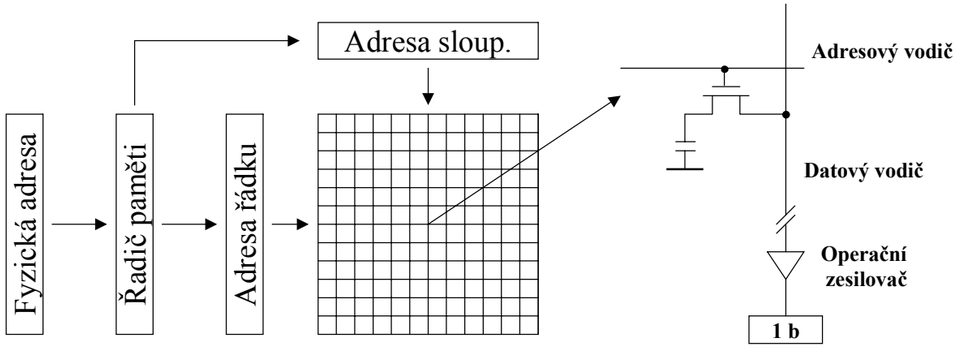
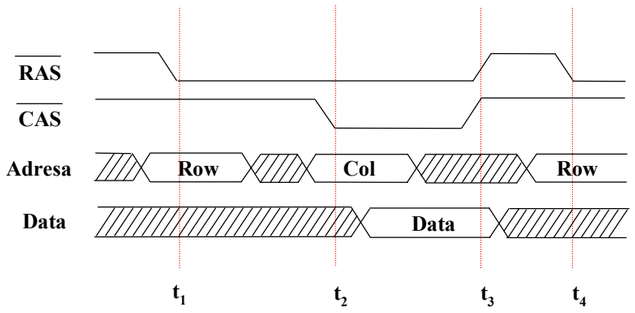
# Operační paměť (1)

- Konstruována pomocí obvodů DRAM s přístupovou dobou cca 50 - 80 ns
- Její jednotlivé buňky jsou uspořádány do matice (např. 1024 x 1024 bitů):




# Paměti DRAM

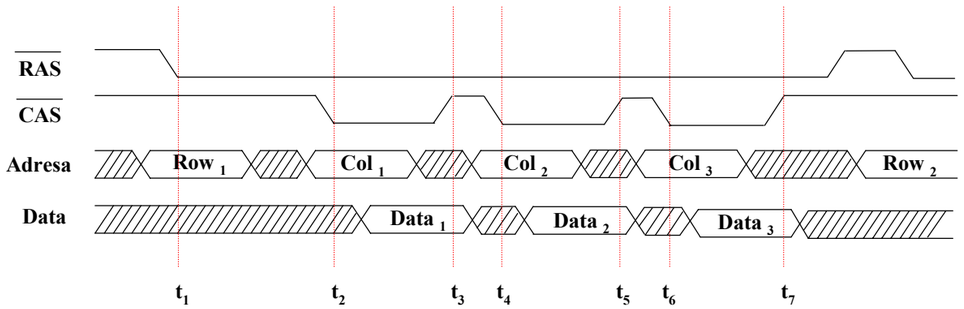



- Vždy nutno nastavit adresu řádku i adresu sloupce
- Paměti DRAM umožňují přístup s časováním 5-5-5-5

# Operační paměť (2)

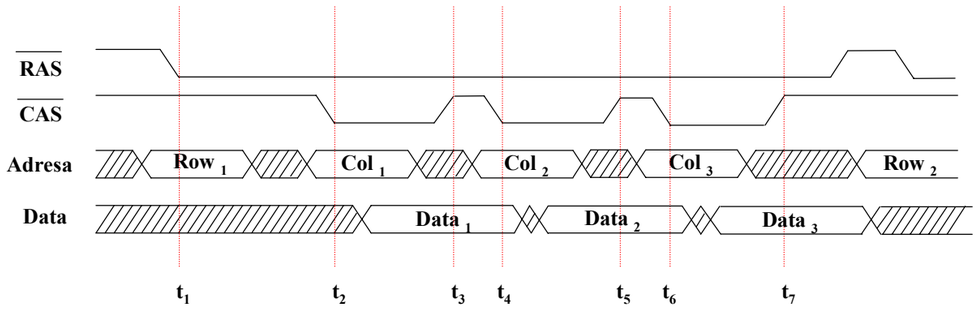
- Protože paměťové obvody nemohou mít příliš velký počet vývodů, je nutné, aby adresa řádku i sloupce byla předávána po stejné sběrnici
- Platnost adresy řádku a sloupce na sběrnici je dána (potvrzována) signály:
  - RAS (Row Access Strobe): adresa řádku
  - CAS (Coloumn Access Strobe): adresa sloupce

# Paměti FPM DRAM



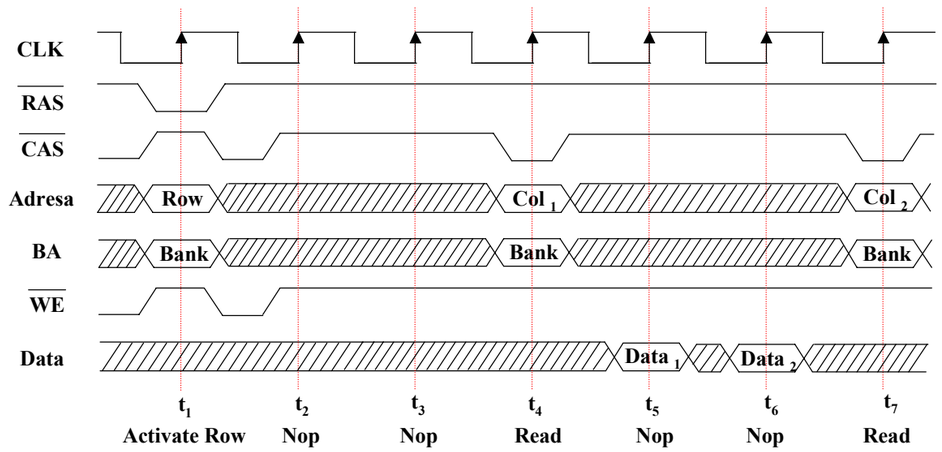

- Adresa řádku je stejná po celou dobu, kdy se provádí přístup k datům z tohoto řádku
- Paměti FPM DRAM umožňují přístup s časováním 5-3-3-3

# Paměti EDO DRAM




- Data se stávají neplatnými, až v okamžiku, kdy signál $\overline{\text{CAS}}$ přechází znovu do úrovně log. 0
- Paměti EDO DRAM umožňují přístup s časováním 5-2-2-2

# Paměti SDRAM




- Pracují synchronně s procesorem
- Jsou rozděleny do dvou banků
- Umožňují přístup s časováním 5-1-1-1